



PATENT ABSTRACTS OF JAPAN

(11) Publication number: **08255868 A**(43) Date of publication of application: **01.10.96**

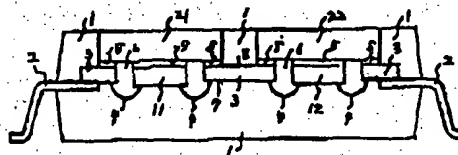
(51) Int. Cl. **H01L 25/04**
H01L 25/18
H01L 23/29

(21) Application number: **07056328**(71) Applicant: **SEIKO EPSON CORP**(22) Date of filing: **15.03.95**(72) Inventor: **ODA ZENZO**(54) **SEMICONDUCTOR DEVICE AND MANUFACTURE THEREOF**

(57) Abstract:

PURPOSE: To obtain a robust resin sealed multichip IC package having high heat dissipation properties in which a plurality of IC chips are set in a single package.

CONSTITUTION: An analog IC chip 11 and a digital IC chip 12 are bonded, on the rear surface thereof, to individual metal plates 21, 22. The metal plates 21, 22 are exposed from sealing resin 1 on the side opposite to the IC chip mounting side. When the metal plates 21, 22 are fed with power and operated, heat is dissipated from the exposed surface into the air. Since the mounting base of the analog IC chip 11, i.e., the metal plate 21, is electrically separated completely from the mounting base of the digital IC chip 12, i.e., the metal plate 22, no noise propagate on the metal plates from the digital IC chip 12 to the analog IC chip 11 to cause deterioration in the performance of the circuit during the operation.



COPYRIGHT (C)1996 JPO

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平8-255868

(43) 公開日 平成8年(1996)10月1日

(51) Int.Cl. ⁸	識別記号	庁内整理番号	F I	技術表示箇所
H 0 1 L 25/04			H 0 1 L 25/04	Z
25/18			23/36	A
23/29				

審査請求 未請求 請求項の数 4 O L (全 5 頁)

(21) 出願番号 特願平7-56328

(22) 出願日 平成7年(1995)3月15日

(71) 出願人 000002369

セイコーエプソン株式会社

東京都新宿区西新宿2丁目4番1号

(72) 発明者 小田 善造

長野県諏訪市大和3丁目3番5号 セイコ

ーエプソン株式会社内

(74) 代理人 弁理士 鈴木 喜三郎 (外1名)

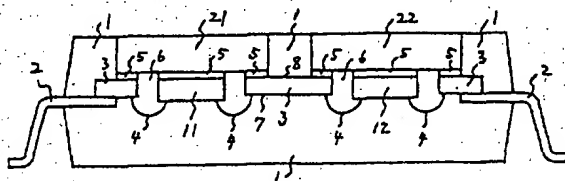
(54) 【発明の名称】 半導体装置およびその製造方法

(57) 【要約】

【目的】複数のICチップを単一のパッケージに内蔵するマルチチップパッケージにおいて、ノイズに強く放熱性の高い樹脂封止ICパッケージを提供する。

【構成】アナログICチップ11、デジタルICチップ12のそれぞれのチップ裏面を別々の金属板21、22に接着する。金属板21、22のICチップを搭載した面と反対の面は、封止樹脂1から露出している。アナログICチップ11、デジタルICチップ12に電源が印加され動作するときには、この露出面から発する熱を空气中に放出する。

【効果】アナログICチップ11の載置台である金属板21、デジタルICチップ12の載置台である金属板22は電気的に完全に分離されているのでICの動作時に金属板を通してデジタルICチップ12のノイズがアナログICチップ11に伝搬して回路の性能を落とす事がない。



【特許請求の範囲】

【請求項1】第1の集積回路チップと、第2の集積回路チップと、該第1の集積回路チップの裏面に接着された第1の金属板と、該第2の集積回路チップの裏面に接着された第2の金属板と、該第1の集積回路チップおよび該第2の集積回路チップを各々内蔵するデバイスホールが設けられ該第1の金属板および該第2の金属板に接着された配線基板と、該集積回路チップの表面に設けられた電極群と該配線基板の表面に設けられた電極群とを接続する金属細線群と、該第1の集積回路チップと該第2の集積回路チップと該配線基板と該金属細線群と該第1の金属板と該第2の金属板とを封止する樹脂とを含んでなり、該第1の金属板と該第2の金属板の一部が該樹脂から露出したことを特徴とする半導体装置。

【請求項2】請求項1記載の半導体装置において、第1の集積回路チップはアナログ集積回路チップであり、第2の集積回路チップはデジタル集積回路チップであることを特徴とする半導体装置。

【請求項3】請求項2記載の半導体装置において、第1の金属板はアナロググランドまたはアナログ電源に、第2の金属板はデジタルグランドまたはデジタル電源に各々電気的に接続されることを特徴とする半導体装置。

【請求項4】第1の集積回路チップと、第2の集積回路チップと、該第1の集積回路チップの裏面に接着された第1の金属板と、該第2の集積回路チップの裏面に接着された第2の金属板と、該第1の集積回路チップおよび該第2の集積回路チップを各々内蔵するデバイスホールが設けられ該第1の金属板および該第2の金属板に接着された配線基板と、該集積回路チップの表面に設けられた電極群と該配線基板の表面に設けられた電極群とを接続する金属細線群とを含んでなる回路ブロックを準備する工程と、該回路ブロックを樹脂封止用金型内に該第1の金属板と該第2の金属板の表面が該金型の内面に接するように載置し、該金型内に封止用樹脂を注入する工程とを含んでなる半導体装置の製造方法において、該第1の金属板と該第2の金属板とで形成される間隙の方向に封止用樹脂の流入する方向を概略一致させることを特徴とする半導体装置の製造方法。

【発明の詳細な説明】

【0001】

【産業上の利用分野】本発明は半導体装置およびその製造方法に関し、ことに複数の集積回路（以下、ICと記す）チップを単一のパッケージとして樹脂封止し、放熱性を高めた半導体装置およびその製造方法に関する。

【0002】

【従来の技術】図2は特開昭63-244747号公報に記された構造を簡略表記したものである。図2において2個のICチップ10はダイパッドである金属板20とともに一体に樹脂封止されている。1は封止樹脂、2

はリード、3は配線基板、4はICチップの表面に設けられた電極と配線基板の表面に設けられた電極とを接続する金属細線、5は接着剤である。接着剤としては熱抵抗の低い導電性のものが用いられるのが普通である。ICチップ10のうち1個はダイパッドである金属板20に直接接着されているが、他の1個は配線基板3によりダイパッド20と絶縁されている。このようにチップ搭載面を分ける例としてアナログ回路とデジタル回路がある。アナログ回路とデジタル回路とはノイズを避けるために別々の電源、グランドを使用するのが一般的である。アナログICチップとデジタルICチップとを単一のICパッケージとして樹脂封止する場合、お互いの電源、グランドを分離するため単一の金属板にアナログICチップとデジタルICチップとを熱抵抗の低い導電性接着剤で接着する事はできないので、図2に示したように一方のICチップを配線基板3を介してダイパッド20に接着せざるをえない。この結果として配線基板3を介してダイパッド20に接着されたICチップからの放熱が悪くなる。もちろん両方のICチップを配線基板3を介さずにダイパッド20に接着することは実装技術的には可能であるが、アナログ回路とデジタル回路で同一の電源またはグランドを使うことになり、共通の電源またはグランドを通してデジタル回路からアナログ回路へノイズが伝達されるので電気回路の性能が悪くなる。

【0003】

【発明が解決しようとする課題】複数のICチップ、特に電源、グランドのいずれか一方または両方が異なる異種のICチップを単一のパッケージに封止する場合に、いずれか一方のICチップはプリント配線板等の絶縁性基板を介して金属板に非導電性の接着をするが、非導電性の接着をされたICチップからの放熱が悪いという問題がある。また、いずれか一方のICチップをプリント配線板等の絶縁性基板を介さずに金属板に導電性の接着をした場合は、ノイズにより電気回路の性能が悪くなるという問題がある。

【0004】本発明の目的はかかる課題を解決し、複数の異種のICチップを単一のICパッケージに内蔵し、ノイズに強く、放熱性の高い樹脂封止ICパッケージを提供することにある。

【0005】

【課題を解決するための手段】本発明の半導体装置の構成としては、第1のICチップと、第2のICチップと、該第1のICチップの裏面に接着された第1の金属板と、該第2のICチップの裏面に接着された第2の金属板と、該第1のICチップおよび該第2のICチップを各々内蔵するデバイスホールが設けられ該第1の金属板および該第2の金属板に接着された配線基板と、該ICチップの表面に設けられた電極群と該配線基板の表面に設けられた電極群とを接続する金属細線群と、該第1

のICチップと該第2のICチップと該配線基板と該金属細線群と該第1の金属板と該第2の金属板とを封止する樹脂とを含んでなり、該第1の金属板と該第2の金属板の一部が該樹脂から露出したことを特徴とする。

【0006】また半導体装置の製造方法としては、第1のICチップと、第2のICチップと、該第1のICチップの裏面に接着された第1の金属板と、該第2のICチップの裏面に接着された第2の金属板と、該第1のICチップおよび該第2のICチップを各々内蔵するデバイスホールが設けられ該第1の金属板および該第2の金属板に接着された配線基板と、該ICチップの表面に設けられた電極群と該配線基板の表面に設けられた電極群とを接続する金属細線群とを含んでなる回路ブロックを準備する工程と、該回路ブロックを樹脂封止用金型内に該第1の金属板と該第2の金属板の表面が該金型の内面に接するように配置する工程と、該金型内に封止用樹脂を注入する工程とを含んでなる半導体装置の製造方法において、該第1の金属板と該第2の金属板とで形成される間隙の方向に封止用樹脂の流入する方向を概略一致させることを特徴とする。

【0007】

【作用】例えばアナログICチップとデジタルICチップといった異種のICチップのいずれもがプリント配線基板等の絶縁性基板を介さず熱抵抗の低い導電性接着剤により各々金属板（載置台）に接着され、金属板の一部は封止樹脂から露出されているので、アナログICチップ、デジタルICチップ間のノイズの伝達を防ぎ、アナログICチップおよびデジタルICチップが動作時に発生する熱は熱伝導の良い導電性接着剤を介してデバイスホールの金属板から放熱される。

【0008】

【実施例】図1に本発明によるICパッケージの断面図を示す。図1において、11、12はそれぞれ第1、第2のICチップであり、本例では11はアナログICチップ、12はデジタルICチップ、21はアナログICチップを載置固定する金属板、22はデジタルICチップを載置固定する金属板である。アナログICチップ11は接着剤5により金属板21に接着されている。同様にデジタルICチップ12は接着剤5により金属板22に接着されている。3は一枚の配線基板で、アナログICチップ11、デジタルICチップ12を載置する領域には、各々のチップが無理なく搭載できる大きさの（チップサイズより片側1mm程度大きい）デバイスホール6が設けられている。配線基板3は接着剤5により金属板21、22と接着されている。従って金属板21、22の平面的な大きさはこのデバイスホールの周辺の少なくとも3点で配線基板3と重なる大きさにする。配線基板3の下面7のデバイスホール周辺には銅箔の上にニッケルメッキ、さらにその上に金メッキが施された複数の電極（図示せず）があり、ICチップ上の対

応する電極（図示せず）と金属細線4で結ばれている。また、図示していないが配線基板3には所望の回路機能を実現すべく設計された金属配線が少なくとも下面7にはあり、前記配線基板下面7の電極、あるいはリード2と電氣的に接続している。また、必要に応じて上面8および配線基板内にも金属配線が設けられ、これらの配線を電氣的に接続するパイアホールが設けられる。2はリードでICパッケージ内の回路を外部回路と電氣的に接続する。リードは金属で、材質としては42アロイあるいは銅アロイが用いられる。リード2の曲げ方向は金属板21、22の露出部がパッケージ搭載板側にこないように図示した向きに曲げるのが普通である。金属板21、22の露出部がパッケージ搭載板側に来た場合は、放熱フィンを露出部に付加して更に放熱性能を上げることが不可能になる。1は封止樹脂で、ICチップ11、12、配線基板3、金属細線4などを外部からの機械的衝撃から保護する。金属板21、22のICチップを搭載した面と反対の面は封止樹脂1から露出している。このためアナログICチップ11、デジタルICチップ12に電源が印加され動作するときに発する熱を空气中に容易に放出できる。また、アナログICチップ11の載置台である金属板21、デジタルICチップ12の載置台である金属板は電氣的に完全に分離されているのでICの動作時に金属板を通してデジタルICチップ12のノイズがアナログICチップ11に伝搬して回路の性能を落とす事がない。

【0009】本発明による半導体装置は以下のように製造する。

【0010】（1）まず、所望の回路機能を得るべく設計された配線、パイアホールと、金属細線を接続するパッドおよびリードを接続するパッドが表面端部に設けられるとともに、その中にアナログICチップを入れる為のデバイスホール6と、その中にデジタルICチップを入れる為のデバイスホール6が開けられたプリント基板3を用意する。前記パッドはいずれも銅箔の上にニッケルメッキが、更にその上に金メッキが施されている。プリント基板3の基材としてはポリイミドやBTレジンなどのFR-5以上の耐熱性にすぐれたものが望ましい。この理由は、後の工程で加熱することが必要だからである。

【0011】（2）次いで、図4（a）に示すようにリードフレーム40の錫メッキを施されたリード内端と前記のプリント基板表面端部に設けられ金メッキの施されたパッドとを熱圧着して接続する。金-錫共晶合金は融点が高いので後の工程における高温に耐えられるとともに信頼性も高く接着強度も強い。他の接続方法としてはSn90%Pb10%、液相線融点が220℃程度の高融点半田を用いる方法もある。高融点半田を用いる理由は後の工程で加熱することが必要だからである。また別の方法としては、リード内端のメッキを金メッキ（リー

ド材質が 42 アロイの場合) または銀メッキ (リード材質が銅アロイの場合) とし、前記プリント基板裏面端部をタブ吊りリードに接着したのち、リード内端とプリント基板表面端部に設けられ金メッキの施されたパッドとを金細線で接続する方法もある。

【0012】 (3) 次いで、図 4 (b) に示すように 2 枚の金属板 21、22 を前記プリント基板 3 に接着剤 5 を使って接着する。エポキシ系の接着剤をプリント基板のデバイスホール周辺部に塗布し、金属板をアナログ IC チップ用のデバイスホール、デジタル IC チップ用のデバイスホールをそれぞれ塞ぐように配置したのち 100~200℃・1 時間ほど加熱乾燥し固着した。

【0013】 (4) 次いで、金属板 21、22 がプリント基板 3 のデバイスホール 6 により露出した面に銀ペーストなどの導電性接着剤を用いてアナログ IC チップ、デジタル IC チップを接着する。

【0014】 金属板がデバイスホールにより露出した部分に銀ペーストを塗布し、アナログ IC チップ、デジタル IC チップを搭載したのち 100~200℃・1 時間ほど加熱乾燥し固着した。

【0015】 (5) 次いで、図 4 (c) に示すように IC チップ 11、12 の表面に設けられた電極と配線基板の表面に設けられた電極とを金属細線 4 で接続する。金属細線としては直径 30 ミクロンメートルの金線を用い超音波併用熱圧着法で接続した。他にもアルミ線を超音波法で接続する方法や、TAB リードを用いて接続する方法もある。

【0016】 (6) 以上の工程を経たリードフレームを、図 4 (d) に示すように樹脂封止用モールド金型 30 に前記金属板 21、22 の表面が金型の内面に接するように装填し、樹脂封止する。この時、図 3 に示すように金属板 21 と金属板 22 とでできる間隙 23 の方向と封止用樹脂の流入する方向 24 を一致させる。(図 3 では左下から右上の方向になる。) こうする事により樹脂の流入がスムーズにでき空洞等の発生を抑えることができる。なお、図 3 において 30 はモールド金型、40 はリードフレームである。封止方法としては最も一般的なトランスファモールド法を、モールド材としてはやはり一般的によく使われているクレゾールノボラック系のエポキシ樹脂を用いた。パッケージ厚みを薄くするような場合は、クラックの発生しにくいビフェニール系のモ-

ルド材が通する。

【0017】 (7) 次いで、図 4 (e) に示すようにリードフレームは通常的手段によってフレームおよびダムバーが切断除去され、外部リード 2 は所望の形状に成形される。

【0018】

【発明の効果】 アナログ IC チップ、デジタル IC チップが単一のパッケージに封止でき、アナログ回路、デジタル回路で電源、グランドが分離されているため、アナログ回路にデジタル回路のノイズが影響することがない。また、放熱性に優れているため高速で動作する消費電力の大きい IC でもチップの動作温度が上昇しないので性能が落ちることがない。

【0019】 また、樹脂封止工程においてアナログ IC チップのダイパッドである金属板とデジタル IC チップのダイパッドである金属板とでできる間隙の方向と封止用樹脂の流入する方向を一致させたので、空洞等の発生を抑えることができ信頼性の高い半導体装置を製造することができる。

【図面の簡単な説明】

【図 1】 本発明の実施例。IC パッケージの断面図。

【図 2】 従来例。IC パッケージの断面図。

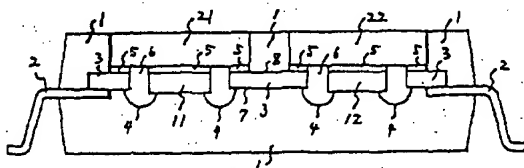
【図 3】 本発明の実施例。樹脂封止工程における樹脂の流入を説明する平面図。

【図 4】 本発明の実施例。製造工程を説明する図。

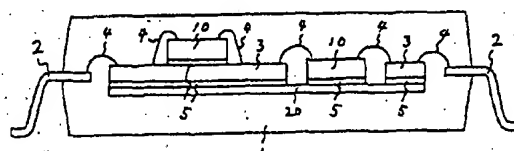
【符号の説明】

- 1 封止樹脂
- 2 リード
- 3 配線基板
- 4 金属細線
- 5 接着剤
- 6 デバイスホール
- 7 配線基板の下面
- 8 配線基板の上面
- 11 アナログ IC チップ
- 12 デジタル IC チップ
- 20 ダイパッドである金属板
- 21 アナログ IC チップのダイパッドである金属板
- 22 デジタル IC チップのダイパッドである金属板
- 30 モールド金型
- 40 リードフレーム

【図 1】



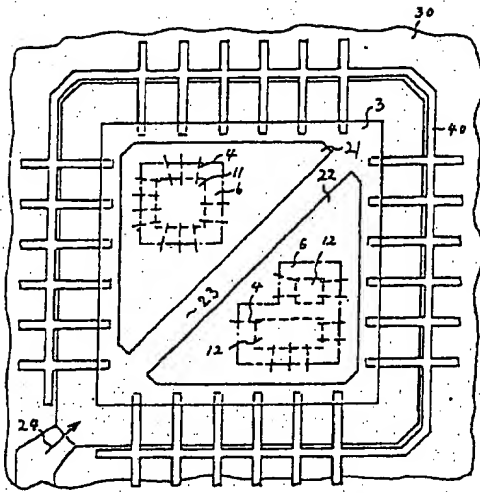
【図 2】



(5)

特開平 8-255868

【図 3】



【図 4】

